3

(11)特許出限公開番号

特開平7-221598

(43)公開日 平成7年(1995)8月18日

F I 广内整理番号 8842-53 8842-51 Δ 10001120年 H03H 17/02 (51) Int.Cl.

(全14頁) 審査請求 未請求 語求項の数8 01

	1日7年35号 1日7年35号 7二			
000002185 V ## 64	文文都品川区北岛川6丁目7年35号安田 信行 安田 信行 東京都品川区北泉川6丁目7年35号	一株式会社内 (74)代理人 非理士 小池 晃 (9	•	٠
(71) 出題人 000002185	(72)発明者 9	(74)代理人 3		
特顯平6—8366	平成6年(1994)1月28日			
(21)出版器号	(22) 出版日			

## (54) [発明の名称] 標本化開波数変換装|

化周波数 Fsiと入力端子 6 から供給される出力標本化周 から再標本化用バッファメモリ2及び補間処理回路3を 記憶する。補間処理回路3は、再標本化用バッファメモ リ2からの読み出し信号に補間処理を施す。標本化周波 【構成】 再標本化用バッファメモリ2は、入力端子1 から入力された入力標本化周波数Fsiの入力信号Dsiを 数比検出回路7は、入力端子5から供給される入力標本 波数Fsoとの現在の標本化周波数比Rnを検出し、該現 R IP-1に基づいて新たな標本化周波数比 R n.NEWを検出す る。コントローラ8は、新たな標本化周波数比Rn.NEM 在の標本化周波数比Rnと一検出周期前の過去の検出値

一定時間継続的に標本化周波数比が変化し続 ず、よってバッファメモリの容盘を増大させることな けても再標本化時刻アドレスの誤差の累積を発生させ く、かつ、変化速度及び変化量の制限を不要とする。

ピーピープ 親や出しアドレン き込みアレス

標本化開放数変換装置のブロック図

[請求項1] 入力信号の標本化周波数を任意の標本化 **割波数に変換する標本化周波数変換装置において、** (作品を)

上記記憶手段から読み出された信号を補間処理する補間 上記入力信号を記憶する記憶手段と

処理手段と、

技術表示箇所

上記入力信号の標本化周波数と上記任意の標本化周波数 との標本化周波数比を検出し、放検出値及び過去の検出 **直に基づいて新たな標本化周波数比を検出する標本化周** 波数比検出手段と、

応じて上記記憶手段及び上記補間処理手段を制御する制 御手段とを有することを特徴とする標本化周波数変換装 上記標本化周波数比検出手段の新たな標本化周波数比に

なお鉢した、

[数]

【請求項2】 上記標本化周波数比検出手段は、新たな 原本化周波数比 Rn.NEWを、現在の検出値 Rnの 2 倍の値 2 Rnから過去の校出値Rn-1を減算して、

の式により求めることを特徴とする請求項 1 記載の標本 Rn.NEV= 2 Rn- 1

原本化周波数比 Rn. NEWを、現在の検出値 Rnと、散現在 【臍求項3】 上配標本化周波数比検出手段は、新たな mの1から無限大までの項の総和値としての無限級数と (K<1) 価値KARnと、(1-K)m(ARn-m)の の核出質 Knと過去の核出質 Kn−1との粒分質 Q Knの k 化周波数变换装置。

Rn. NEW = Rn + k A Rn + 2 (1 - k) . (A Rn-m)

【盘檠上の利用分野】本発明は、入力信号の標本化周波 数を再標本化して任意の標本化固波数に変換する標本化 回波数変換装置に関する。

ク生成時にPLLのVCOによるジッタのためにディジ ようなディジタルオーディオ信号再生装置が普及するよ 路と虹圧制御発振器(以下、VCOという。)とで構成 タル/アナログ(以下、D/Aという。)致換処理特性 を劣化させてしまうことがある。このため、コンパクト ディスク (以下、CDという。) ブレーヤ、ディジタル 【従来の技術】最近、オーディオ信号を光ケーブルや同 **柚ケーブル等を用いてディジタル信号のまま伝送し、デ** ィジタルオーディオインターフェースを介して円生する **うになった。このディジタルオーディオ信号再生被啞に** おいては、ディジタルオーディオ信号受信時に位相比較 を用いてクロックを生成している。 しかし、このクロッ されるフェーズロックループ (以下、PLLという。) [0002]

[0003] また、現在、ディジタルオーディオ信号の の光ディスク、DAT、DATよりも小型のディジタル 号記録時の標本化周波数は、例えば、44.1KHz, 48KHz. 32 ソースとなる記録媒体、例えば、CD、CDよりも小型 送したほうが歪のない良好なオーディオ信号を得ること オーディオテープにおいては、ディジタルオーディオ個 ができるという場合がある。

媒体ではないがディジタルオーディオ個号のソースとな

る衛虽放送(以下、BSという。)も、標本化周波数

KHzのいずれかであり、統一されていない。また、NG級

オ個号に変換し、その後にアナログオーディオ倡号を伝

数置において、クオーツクロックを用いてディジタルオ

ーディオ信号をD / A 変換処理によりアナログオーディ

のディジタルオーディオ信号記録媒体を再生するような

【発明の詳細な説明】

の式により求めることを特徴とする臍求項1配載の標本

化周波数の周期を計数することを特徴とする請求項1配 力信号の標本化周波数と上配任意の標本化周波数の内の 一方の標本化周波数の周期に対して充分高速でかつ他方 【請求項4】 上記標本化周波数比検出手段は、上記入 の標本化周波数の整数倍のクロックで、上記一方の標本 載の標本化周波数変換装置。

【請求項5】 上配補問処理手段は、上配制御手段によ ンプリングデータに直線補間を施すことを特徴とする調 り上記記憶手段から読み出された信号に対して上記制御 ング処理を施すことにより隣合った二個のオーバーサン プリングデータを求め、さらにこれら二個のオーバーサ 平段から供給される制御個母に応じたオーバーサンプリ **坎頃1 記載の標本化周波数変換装置。** 

【請求項6】 上記入力信号の標本化周波数が上記任意 の標本化周波数よりも高いときには、上記補間処理手段 の出力信号に帯域制限を施すことを特徴とする贈求項1 記載の標本化周波数変換装置。

オーディオテープ(以下、DATという。)プレーヤ욕

【精求項7】 上記標本化周波数比検出手段は、短い時 し、眩短い時間周期及び眩長い時間周期での現在の検出 値及び過去の検出値に応じて、短い時間周期及び長い時 **間周期での新たな標本化周波数比を検出し、散2つの新** たな標本化周波数比を切り換えて出力することを特徴と 別周期と長い時間周期で上記入力信号の標本化時間周期 と上記任意の標本化周波数との標本化周波数比を検出 する精水項1記載の標本化周波数変換装置。

標本化周波数比を選択して出力することを特徴とする間 **割周期での新たな標本化周波数比と長い時間周期での新** 【請求項8】 上記標本化周波数比検出手段は、短い時 欧を判別し、一致のときには上記長い時間周期での標本 化周波数比を、不一致のときには上記短い時間周期での たな標本化周波数比との所定の精度内での一致又は不一 **求項1記載の標本化周波数変換装置。**  €

ーディオ信号をD ∕A 変換処理によりアナログ信号に変 は、上記標本化周波数のうちのいずれかである。このた め、例えば、標本化周波数が48KhtであるDATとBS からのディジタルオーディオ信号を標本化周波数が44. Khtである小型光ディスクに記録する場合には、この標 換し、その後、再度アナログ/ディジタル(以下、A/ Dという。)変換処理により、標本化周波数が44.1KHz のディジタルオーディオ信号に変換しなければならず、 本化周波数が48KHzであるDATとBSのディジタルオ 至等による特性劣化が避けられなかった。

オ信号をミキシング録音するような場合において、ミキ は、標本化周波数や同期方法が異なる場合、各々アナロ **【0004】また、DATを用いてディジタルオーディ** グ信号に変換してからミキシングすることが必要とな シングの対象となる各々のディジタルオーディオ信号

F、出力標本化周波数という。) Fsoとの比に応じて生 オーディオ信号の劣化を防止し、自由な標本化周波数変 ドレスを用いている。この再標本化時間アドレスは、入 る性能劣化、異なる標本化周波数による再生ディジタル 換によるディジタルミキシングを実現するには、非同期 本化周波数Fsiで入力された信号を標本化周波数Fsoで 再標本化するための再標本化点の特定に再標本化時間ア 【0005】以上のように、クロックジッタの発生によ 【0006】一般に、この標本化周波数変換装置は、標 力信号の標本化周波数(以下、入力標本化周波数とい う。) Fsiと再標本化される個号の標本化周波数(以 型の標本化周波数変換装置の開発が望まれてきた。

ていた。そして、この再標本化時間アドレスにより、再 原本化用バッファメモリ内に格納された再標本化点を読 【0007】具体的には、入力標本化周波数 Fsiと出力 波数Fsoの周期(以下、出力標本化周期という。)Tso のN倍の周期も(=N·Tso)を入力標本化周波数Fsi のM倍の入力基準クロック(以下、入力マスタークロッ し除去しながら検出し、この標本化周波数比R及び再標 本化時間を累積加算して再標本化時間アドレスを生成し 標本化周波数Fsoの標本化周波数比Rを、出力標本化周 クという。) MCKi (=M·Fsi) で計数することに よって、FsiやMCKiやFso等のジッタ成分を平均化 み出すことによって、標本化周波数の変換を行ってい

[0008]

な標本化周波数変換すなわち再標本化時間アドレスを用 なる。このため、上記倍車Nを大きくして入力標本化周 波数Fsiと出力標本化周波数Fsoの標本化周波数比Rを 検出する検出周期(時間)もを増大させることが考えら 【発明が解決しようとする課題】ところで、より高精度 再標本化時間アドレスの分解能を向上することが必要と いて再標本化周波数を得るための変換を行うためには、

**たる。しかし、この場合、入力標本化周波数Fsiと出力** 標本化周波数Fsoを可変するような用途においては過度 的に標本化周波数比Rの値と現実のFsi/Fsoとに誤差 が生じてしまうという不都合が生じてしまう。

は、標本化周波数Fsiや再標本化周波数Fsoが一定であ [0009] このため、高精度な標本化周波数の変換 るという条件のもとで実現されていた。

【0010】また、一定時間継続的に標本化周波数比が 変化し続けると再標本化時間アドレスの誤差が累積され てバッファメモリの容量を越えてしまう腐があり、変化 速度及び変化量の制限やバッファメモリの増大を招いて いた。これは、上述したように入力標本化周波数Fsiと 出力標本化周波数Fsoを可変するような用途においては 標本化周波数比Rの値と現実のFsi/Fsoとに、図13 に示すように、誤養∆Rが生じてしまうということによ

時間アドレスの分解能を向上することも考えられる。し カクロックジッタの吸収除去の問題が持ち上がる。この うとしても誤差の減少を可能にできるものの誤差の累積 【0011】一方、上記入力マスタークロックMCKi を高くして上記検出周期もの短縮を考慮せず、再標本化 かし、この場合、カウンタ等の回路動作速度の限界や入 ため単純に上記入力マスタークロックMCKiの周波数 を高くして再標本化時間アドレスの分解能を向上させよ の防止を可能にできなかった。

よってバッファメモリの容量を増大させることなく、か 【0012】本発明は、上記実情に鑑みてなされたもの であり、一定時間継続的に標本化周波数比が変化し続け つ、変化速度及び変化量の制限を不要とする標本化周波 ても再標本化時間アドレスの誤差の累積を発生させず、 数変換装置の提供を目的とする。

[0013]

制御する制御手段とを有することによって上記課題を解 数変換装置は、入力信号の標本化周波数を任意の標本化 周波数に変換する標本化周波数変換装置において、上記 入力信号を記憶する記憶手段と、上記記憶手段から読み 出された信号を補間処理する補間処理手段と、上記入力 信号の標本化周波数と上記任意の標本化周波数との標本 化周波数比を検出し、該検出値及び過去の検出値に基づ いて新たな標本化周波数比を検出する標本化周波数比検 出手段と、上記標本化周波数比検出手段の新たな標本化 **割波数比に応じて上記記憶手段及び上記補間処理手段を** 【課題を解決するための手段】本発明に係る標本化周波 決する。

は、新たな標本化周波数比 Rn.NEWを、現在の検出値 Rn [0014] この場合、上記標本化周波数比検出手段 の2倍の値2 Rnから過去の検出値 Rn-1を減算して、

の式により求めるようにしてもよい。 Rn. NEW = 2 Rn - 1

[0015]また、上記標本化周波数比検出手段は、新

たな標本化周波数比 Rn.NEWを、現在の検出値 Rnと、骸 現在の検出値 Rnと過去の検出値 Rn−1との憩分値∆ Rn m)のmの1から無限大までの頃の終粒値としたの無限 のk (k<1) 価値kΔRnと、(1-k) m (ΔRn-

級数とを加算して、

[0016] [数2]

Rn. NBW = Rn + k Δ Rn + Σ (1 - k) " (Δ Rn-m)

[0017]の式により求めるようにしてもよい。

【0018】また、上記標本化周波数比検出手段は、上 記入力信号の標本化周波数と上記任意の標本化周波数の 内の一方の標本化周波数の周期に対して充分高速でかつ 他方の標本化周波数の整数倍のクロックで、上記一方の 標本化周波数の周期を計数することによって標本化周波 数比を検出するようにしてもよい。

プリング処理を施すことにより隣合った二個のオーバー 【0019】また、上記補間処理手段は、上記制御手段 により上記記憶手段から読み出された信号に対して上記 制御手段から供給される制御盾母に応じたオーバーサン サンプリングデータを求め、さらにこれら二個のオーバ ーサンプリングデータに直線補間処理を施すことが好ま

よる二個のオーパーサンプリングデータは2つの非巡回 【0020】ここで、上記オーバーサンプリング処理に 形フィルタにより得られる。

【0021】また、上記入力信号の標本化周波数が上記 任意の標本化周波数よりも高いときには、上記補間処理 手段の出力信号に帯域制限を施すことが好ましい。

出値及び過去の検出値に応じて、短い時間周期及び長い [0022]また、上記標本化周波数比検出手段は、短 周期と上記任意の標本化周波数との標本化周波数比を検 新たな標本化周波数比を切り換えて出力することが好ま 出し、眩短い時間周期及び眩喪い時間周期での現在の検 時間周期での新たな標本化周波数比を検出し、骸2つの い時間周期と長い時間周期で上記入力信号の標本化時間

【0023】また、上記標本化周波数比検出手段は、短 不一致を判別し、一致のときには上記長い時間周期での での標本化周波数比を選択して出力するようにしてもよ い時間周期での新たな標本化周波数比と長い時間周期で の新たな標本化周波数比との所定の精度内での一致又は 標本化周波数比を、不一致のときには上記短い時間周期

【0024】この一致又は不一致の判別は、短い時間周 期での標本化周波数比と長い時間周期での標本化周波数 所定の精度内での判別とは、長い時間周期での標本化周 波数比と、短い時間周期での標本化周波数比とを所定の る。例えば、標本化周波数比をディジタル値として扱う 場合、ビット数の多い標本化周波数比の最上位ピットか **ら所定のアット (例えば、アット数の少ない標本化固波** 比を比較手段によって比較することによって行われる。 析数の範囲だけ比較することによって行うことができ

**数书の4/ファト数に応じれ) 訳られ、アット数の少なこ** 標本化周波数比の金ピットを比較することによる。

リング処理に使われるオーバーサンプリング係数の選択 ング用及び後追いトレーリング用の直線補間係数を供給 [10025] また、上記制御手段は、上記記憶手段にデ **- 夕読み出しアドレスである上記再標本化時間アドレス** とデータ魯き込みアドレスとを供給している。また、上 記制御手段は、上記補間処理手段に上記オーバーサンプ 制御信号と、上BG直線補間処理に使われる先行リーディ

[0026]

周波数と任意の標本化周波数との標本化周波数比を検出 し、核現在の検出値及び一検出周期前の過去の検出値に 払 力いて 新たな 標本 化 同 波数 比を 状め 制御 甲段 に 出力 す る。このため、制御手段は新たな標本化周波数比に応じ て記憶手段及び補間処理手段を制御するので、一定時間 槌続的に榻本化周波数比が変化し続けても再標本化時刻 アドレスの収쭾の累積を発生させず、よってバッファメ モリの容量を増大させることなく、かつ、変化速度及び 【作用】標本化周波数比検出手段は、入力信号の標本化 変化量の制限を不要とする。

[0027]

【妄施例】以下、本発明に係る標本化同波数変換裝置の 好ましい爽施例を図面を参照しながら説明する。

数Fsiとし、任策の標本化周波数Fsoを出力標本化周波 波数変換処理、すなわち、入出力信号間に同期関係の無 【0028】先ず、第1実施例について、図1を参照し ながら説明する。この第1英語例は、入力端子1から入 力された個号Dsiの標本化周波数Fsiを再標本化して任 窓の標本化周波数 Fsoの信号 Dsoに変換する標本化周波 数変換装置であり、入出力系が完全に非同期な標本化周 下、入力信号 D si の標本化周波数 F si を入力標本化周波 い自由な比率の標本化周波数変換処理を実現する。以 数Fsoとする。

出力信号を補間する補間処理回路3と、入力端子5から は、入力端子1から入力された入力標本化同波数Fsiの 入力信号Dsiを咎き込むと共に読み出す再標本化用のバ ッファメモリ 2 と、この 再標本化用 バッファメモリ 2 の 供給される上記入力標本化周波数Fsi情報と入力端子 6 から供給される上記出力標本化周波数Fso情報とから標 本化周波数比 Rnを検出し、財現在の検出値Rnと一検出 回期前の過去の検出個Rn-1に超力いて新たな標本化周 [0029] この第1 実施例の標本化周波数変換報置 波数比 Rn.NEWを検出する標本化同波数比検出回路 7 9

特別平7-221598

と、この標本化周波数比検出回路7の新たな標本化周波 数比Rn、NEWから再標本化用バッファメモリ2及び補間 処理回路3を制御するコントローラ8とを有しており、 このコントローラ8によって補間処理が随された補間処 理回路3は、出力端子4から出力構本化周波数Fsoの信 号Dsoを出力する。

[0030] 標本化周波数比検出回路7は、現在の標本

Rn.NEW=Rn+ΔRn=Rn+ (Rn-Rn-l)=2Rn-Rn-l となる。この新たな標本化周波数比Rn.NEWは、コント 数Fsiとし、任意の穏

ローラ8に出力される。

[0031]コントローラ8は、標本化周波数比後出回路7から供給される新たな標本化周波数比Rn.NEMに応じてデータ路み出しアドレスである再環本化時間アドレスを生成し、再様本化用バンワメモリ2に供給している。また、コントローラ8は、再標本化用バッファメモリ8にデータ母き込みアドレスも供給している。また、コントローラ8は、上記新たな標本化周波数比Rn.NEMに応じて、補間処理回路3で行われるオーバーサンプリング処理に使われるオーバーサンプリカ周の直接補間系数を生成し、該 知間処理回路3に供われるボリーディング用 相間処理回路3に供給している。

数変換装置は、入力標本化周波数Fsiと出力標本化周波 の検出値Rn及び過去の検出値Rn-1に基づいて新たな標 ている。このため、コントローラ8は、図5のような誤 るので、再標本化用バッファメモリ2にオーバーフロー やアンダーフローを生じさせず、再標本化用バッファメ モリ2の容量を増大させることなく、安定な標本化変換 [0032] 補間処理回路3は、上記再標本化時間アド う。)フィルタ処理によって再標本化時間アドレスに対 の各々のデータに直線補間を施してから加算を行うこと 差の累積することのない値(新たな標本化周波数比Rn. レスを基に再標本化用バッファメモリ2から必要なデー 応した隣合った二個の高次補間データを作り、さらにそ 【0033】したがって、この第1突施例の標本化周波 によって出力標本化周波数Fsoの信号Dsoを生成する。 数Fsoから現在の標本化周波数比Rnを計測し、該現在 本化周波数比 Rn. NGWを求め、コントローラ8に出力し NEW) から再標本化時間アドレスを生成することができ **夕群を読み出し、例えば非巡回形(以下、FIRとい** 処理を行うことができる。

[0034]次に、第2実施例について図3乃至図5を参照しながら説明する。この第2実施例も図3に示すように、上述した第1実能例と同様に、入力端子11から入力された信号Dsiの標本化周波数下siを再標本化して任意の標本化周波数下siのに変換する標本化周波数変換処理、すなわち、入出力活号間に同期関係の無い自由な比率の構本化周波数変換処理を発現する。以無い自由な比率の構本化周波数変換処理を発現する。以下、入力信号Dsiの標本化周波数下siを入力構本化周波

化周波数比Rnの2倍の値から過去の検出値Rn-1を減算して、新たな標本化同波数比Rn NEWを求める。これは、図5に示すように、現在の標本化同波数比Rnと過去の検出値Rn-1との減算値ARnを現在の標本化同波数比Rn.NEWとしているためである。すなわち、新たな標本化 同波数比Rn.NEWは、 (n–1) = 2 Rn–Rn–1 数 F siとし、任意の標本化周波数 F soを出力標本化周波 数 F soとする。

出力標本化周波数Fsoとすると共に、かつその一をマル 数信号出力回路19と、この再標本化周波数信号出力回 よって補間処理が制御された補間処理回路 1 4 からの出 カ信号の標本化周波数を問引きし例えば2,4,8倍の チプレクサ19 Bにより切り換え選択する再標本化周波 処理回路14と、入力端子22から供給される標本化周 波数Fsiの整数倍の入力基準クロック(以下、入力マス F、出力標本化周期という。)TsoのN倍の周期 t (= N · Tso)を計数することによって分解能を向上した現 波数比 Rnと一検出周期前の過去の標本化周波数比 Rn-1 化周波数比検出回路 2.4、この標本化周波数比検出回路 て再標本化用パッファメモリ13及び補間処理回路14 を制御するコントローラ25、このコントローラ25に から出力標本化周波数Fsoの出力信号Dsoを出力する帯 図3に示すように、入力端子11から入力された入力標 に読み出す再構本化用のバッファメモリ13と、この再 原本化用バッファメモリ13の出力信号を補間する補間 に基づいて新たな標本化周波数比 Rn.NEWを求める標本 24で検出された新たな標本化周波数比Rn.NEWに応じ 本化周波数Fsiの入力信号Dsiを再標本化用の8Fsiに タークロックという。) MCKi (=M·Fsi) で入力 在の標本化周波数比Rnを計測し、この現在の標本化周 路19からの出力信号に帯域制限を施し、出力端子2. 【0035】この第2英施例の標本化周波数変換装置は オーバーサンプリング処理する 8 Fsオーバーサンプリ ングフィルタ12と、この8Fsオーバーサンプリング フィルタ12で8Fsとされた入力信号を告き込むと共 端子23から供給される標本化周波数Fsoの周期(以 域制限フィルタ20とを有して成る。

【の036】8Fsオーバーサンプリングシルタ12で作られた標本化同波数8Fsiのディジタル信号は、上述したように再様本化用バッファメモリ13に入力されるが、この再標本化用バッファメモリ13は、例えば、20ピット64ワードのバッファRAMであり、入力構本化同波数時間の8倍のバッファとなる。

【0037】標本化周波数比検出回路24は、図4にその構成を示すように、入力端子22から供給される入力マスタークロックMCK;により入力端子23aから入力される時間同期1での整数倍の標本化周期Ns・Tsoを計数するカウンタ30からのカを計数するカウンタ30と、このカウンタ30からのカ

ウント出力を上記Ns・Tsoを萵にラッチするラッチ3 1とを有してなる。

【0038】カウンタ30でNs・Tsoを入力マスタークロックMCKiによりカウントし、そのカウント結果をラッチ31でラッチすることにより、周期も5での現在の標本化周波数比Rnが求められることになる。

【0039】この標本化周波数比検出回路4は、上述した第1実施例の標本化周波数比検出回路7と同様に、現在の標本化周波数比保加回路7と同様に、現在の標本化周波数比Rnーを減算して、新たな標本化周波数比Rn-1を減算して、新たな標本化周波数比Rn-1を32年の代本化周波数比Rnに過去の検出値Rn-1との減算値ARnを現在の標本化周波数比Rnに加算することにより、新たな標本化周波数比Rnに加算することにより、新たな標本化周波数比Rnに加算することにより、新たな標本化周波数比Rnに加算することにより、新たな標本化周波数比RnにNBMとしているためである。すなわち、新たな標本化周波数比Rn、NBMとしているためである。すなわち、新たな標本化周波数比Rn、NBMと上記(1)

[0040]コントローラ25は、図4にその規成を示すように、様本化高波数比検出回路24から供給される新たな標本化周波数比Rn.NEWを加算回路32及びフリップフロップ回路32を用いて異視加算し、再構本化用パッファメモリ13のデータ競み出しアドレスを生成している。また、コントローラ25は、加算回路32及びフリップフロップ回路33を用いて、補配処理回路14へのオーバーサングリング用の係数を選択制御即各個号と、先行リーディング用及び後追いトレーリング用の匿線補間係数11P.F.L及び1.P.F.Tを生成している。

[0041] これらデータ様み出しアドレス、オーバーサンプリング用係敷選択制御信号及び直線補間係敷は、サンプリング用係敷選択制御信号及び直線補間係数は、倒えば、一つのデータ列の上位ビット範囲、中位ビット範囲及び下位ビット範囲のデータとして、このコントローラ25から出力される。

【0042】ここで、フリップフロップ回路33は、Dフリップフロップ回路であることが好ましく、入力端子34からは、この第2英施例の出力信号の標本化周波数8Fsolで合わせて8Fsoのクロックが供給されている。もちろん、出力信号の精本化周波数が4又は2Fsoである場合には、4又は2Fsoのクロックが供給される。また、入力端子35からはイニシャライズ信号が供給され

[0043] 補間処理回路14は、図3に示すように、上記コントローラ25から供給されたデータ膝み出しアドレスである再標本化時間アドレスにより再構本化用バッファメモリ13から膝み出されたデータにオーバーサンプリング処理を施すと共に、直線補間を施すFIRフィルタ(L)8; x LIP. F. L15及びFIRフィルタ(T)8; x LIP. F. L15に オーバーサンプリング用の係数を供給する係数R OM 16と、FIRフィルタ(L)8; x LIP. F. L15に オーバーサンブリング用の係数を供給する係数R OM 16と、FIRフィルタ(L)8; x LIP. F. L15の出力信号と、FIRフィルタ(L)8; x LIP. F. L15の出力信号と下IRフィルタ(L)8; x LIP. F. L15の出力信号と下IRフィルタ(L)8; x LIP. F. L15の出力信号と

を加算する加算器18と各名して成る。ここで、感教ROM16は、倒えば、24ピット7ワードのメーバーサンプリング係数を32個待っている。

[0044] この補配処理回路 14の動作を図るを参照 しながら設明する。再様本化用バッファメモリ 13は、 コントローラ 2 5から供給される際み出しアドレスに結 づいてFIRフィルタ (L) 8; XLIP.F.L1 5及びFIR フィルタ (T) 8; XLIP.F.L1 7に図 5の (A) に示すよ うなT si / 8 毎の倒えば7個のデータを供給する。FI Rフィルタ (L) 8; XLIP.F.L1 5及びFIRフィルタ (T) 8; XLIP.F.T1 7は、再構本化用バッファメモリ 1 3から供給された倒えば7個のデータに、係数ROM 1 6から競み出した倒えば7個の研数を積や消算して、それぞれ 2 5 6 F si のデータを生成する。

[0045] この256Fsiのデータの暗合った2つのデータを示すのが図5の(B)である。図5の(A)、図5の(B)に示した破壊包囲領域E1は、Tsi/8であり、図5の(B)に示した破壊包囲領域E2は、Tsi/256問属の256Fsiの降合った2つのデータであ

{0046}次に、FIRフィルタ(L)8;×LIP.F.L1 5及びFIRフィルタ(T)8;×LIP.F.T17は、コントローラ25から供給される国線補関係数をTsi/256 間隔の贈合った2つのデータに築じてから加算器18により加算し、図5の(C)に示すよう体理機補関を行

【0047】このようなオーバーサンプリングと直続補間を繰り返すことにより、この第2英語例は、図5の(D)に示すような標本化周波数FsoのデータDsoを生ポモス。

[0048] ここで、直縁補関係数について提明しておく。直線抽間係数としては、リーディング先行データ用係数LIP.F.Lと、トレーリング後追いデータ用係数LIP.F.Lと、木ひ一リング後追いデータ用係数LIP.F.Tとがある。これらの直線抽間係数は、コントローラ25において、累積加算された値の下位のデータ、例えば12ピットを用いて生成する。具体的には、トレーリング後追いデータ用係数LIP.F.Tは、下位12ピットデータ、リーディング先行データ用係数LIP.F.Lは、下位12ピットデータ、リーディング先行データ用係数LIP.F.Lは、下位12ピットデータ、リーディング先行データ用係数LIP.F.Lは、下位12ピットの1の抽数によって与えられる。

[0049] 図5の(C) には、破線包囲領域に3内のTei/256間隔の2つのデータDea、Debに上記域構画函数を発酵して得たデータDeoを示す。[0050] 補間の理回路14から出力されるデータは

(0050) 棚間処理回路14から出力されるアーツは8Fsoのデータである。この8Fsoのデータは、円標本に同波数信号出力回路19に供給される。この円標本化同波数信号出力回路19は、8Fsoに問引き処理を施し、4FsoXは2Fsoに変換し、8Fso、4FsoXは2Fsoに変換し、8Fso、4FsoXは2Fsoのうちの一をマルチプレクサ19aで切り換え選択

【0051】 椿域制限フィルタ20は、出力データにエ

している。

€

第1の標本化周波数FSiが出力標本化周波数Fsoよりも 高いときには、エリアシング雑音が発生する風があるの で、マルチプレクサ19aからの出力信号を帯域制限す リアシング雑音を発生させないためのフィルタである。

本化変換処理を行うことができる。さらに、出力信号と なる標本化周波数 F soの出力信号 D solt、エリアシング している。このため、コントローラ25は、図2のよう な誤差の累積することのない値(新たな標本化周波数比 数変換装置は、入力標本化周波数Fsiと出力標本化周波 の検出値Rn及び過去の検出値Rn-1に基づいて新たな標 できるので、再標本化用バッファメモリ13にオーバー フローやアンダーフローを生じさせず、再標本化用バッ ファメモリ13の容量を増大させることなく、安定な標 【0052】したがって、この第2実施例の標本化周波 Rn.NEW)から再標本化時間アドレスを生成することが 本化周波数比 Rn.NEWを求め、コントローラ25に出力 数Fsoから現在の標本化周波数比Rnを計測し、該現在 りない信号となる。

本化周波数Fsiを入力標本化周波数Fsiとし、任意の標 示した図3で示すことができる。この第3実施例と第2 実施例との相違点は、標本化周波数比検出回路24の具 【0053】次に、第3実施例について図6乃至図8を 参照しながら説明する。この第3寅施例も、上述した第 1 実施例、第2 実施例と同様に、入力された信号 Dsiの 標本化周波数Fsiを再標本化して任意の標本化周波数F わち、入出力信号間に同期関係の無い自由な比率の標本 化周波数変換処理を実現する。以下、入力信号Dsiの標 入出力系が完全に非同期な標本化周波数変換処理、すな この第3実施例の概略構成は、第2実施例の概略構成を soの信号Dsolz変換する標本化周波数変換装置であり、 本化周波数Fsoを出力標本化周波数Fsoとする。また、 体的構成並びに動作である。

[0054]以下、図3と、新たに図6乃至図8を参照 しながらこの第3実施例について説明するが、上述した 理由から標本化周波数比検出回路24の具体的構成並び に動作を中心として説明を進める。

【0055】この第3実施例の標本化周波数変換装置は タ12と、再標本化用のバッファメモリ13と、補間処 soの周期(以下、出力標本化周期という。)TsoのN倍 れぞれ検出し、短い時間周期ts及び長い時間周期tlで 理回路14と、入力端子22から供給される標本化周波 · Fsi) で入力端子23から供給される標本化周波数F 化周波数比を短い時間周期もsと長い時間周期もして、そ の現在の検出値 Rns及び RnLと、過去の検出値 Rns-1及 数Fsiの整数倍の入力マスタークロックMCKi (=M の周期も(=N·Tso)を短い時間周期もsと長い時間 図3に示すように、8 Fsオーバーサンプリングフィル 周期もLで計数することによって分解能を向上した標本 びRnL-1に基づいて、短い時間周期もs及び長い時間周

パッファメモリ13及び補間処理回路14を制御する制 段であるコントローラ25、再標本化周波数信号出力回 と、この標本化周波数比検出回路24で検出された新た 御信号を生成する制御信号生成手段であり、かつ制御手 を検出し、放新たな標本化周波数比 Rns.NEW及びRnL.N な標本化周波数比 Rns.NEM及び RnL.NEWから再標本化用 EWを切り換えて出力する標本化周波数比検出回路24 路19と、帯域制限フィルタ20とを有して成る。

入力される短い時間周期tsでの整数倍の標本化周期Ns ラッチするラッチ41と、入力端子22から供給される 基にラッチするラッチ43と、ラッチ41のラッチ出力 と、この比較回路44での比較結果に応じていずれかの ラッチ出力をコントローラ25に選択して出力する選択 の構成を示すように、入力端子22から供給される入力 . Tsoを計数する短周期カウンタ40と、この短周期カ 【0056】標本化周波数比検出回路24は、図6にそ ら入力される長い時間周期もしての監数倍の標本化周期 期カウンタ42からのカウント出力を上記NL・Tsoを マスタークロックMCKiにより、入力娼子23aから ウンタ40からのカウント出力を上記Ns・Tsoを基に 入力マスタークロックMC Kiにより入力端子23bか NL・Tsoを計数する長周期カウンタ42と、この長周 とラッチ43のラッチ出力とを比較する比較回路44 回路45とを有してなる。

る。このラッチ周期も8及びもには、想定される入出力標 本化周波数比変化率最大時の変換における標本化周波数 比RnLの実時間に対する誤差と標本化周波数比Rnsの分 ト結果をラッチ41でラッチすることにより、短周期も る。すなわち、ラッチ41でのラッチ周期が短周期もs 3での現在の標本化周波数比 Rnsが求められることにな る。また、長周期カウンタ42でNL・Tsoを入力マス **結果をラッチ43でラッチすることにより、長周期tL** [0057] 短周期カウンタ40でNs・Tsoを入力マ スタークロックMCKiによりカウントし、そのカウン タークロックMCKiによりカウントし、そのカウント での現在の標本化周波数比RnLが求められることにな であり、ラッチ43でのラッチ周期が長周期もLであ 解能が一致するように決定する。

は、Ns・Tso及びNL・Tsoに充分高速であり、かつ上 **並したように入力標本化周波数Fsiの整数倍Mのクロッ** [0058] ここで、入力マスタークロックMCKi

在の標本化周波数比RnLから、短周期もs及び長周期もL nL-1とを求め、さらに、これらの各検出値から、短い時 問周期ts及び長い時間周期tlでの新たな標本化周波数 【0059】この標本化周波数比検出回路4は、短周期 tsでの現在の標本化周波数比Rns及び長周期tlでの現 での一検出周期前の過去の標本化周波数比 Rns-1及び R 比 R ns. NEW及びR nl. NEWを検出する。

過去の検出値 Rns-1を減算して、新たな標本化周波数比 回路24は、現在の標本化周波数比Rnsの2倍の値から Rns.NEWを検出する。これは、図7に示すように、現在 [0060]短周期tsにおいて、標本化周波数比検出

の標本化周波数比 Rnsと過去の検出位 Rns-1との減算位

△ Rnsを現在の標本化周波数比 Rnsに加算することによ

り、新たな標本化周波数比 Rns. NEWとしているためであ

る。すなわち、新たな標本化周波数比 Rns.NEWIは、

Rns.NEW=Rns+ A Rns=Rns+ (Rns-Rns-1) = 2 Rns-Rns-1

回路24は、現在の標本化周波数比RnLの2倍の値から 過去の検出値 RnL-1を減算して、新たな標本化周波数比 RnL.NEWを検出する。これは、図8に示すように、現在 [0061] 長周期七において、標本化同波数比検出

り、新たな標本化周波数比RnL.NEWとしているためであ

る。すなわち、新たな標本化周波数比 RnL. NEWは、

の標本化周波数比 Rnl と過去の検出値 Rnl-1との減算値 △Rnlを現在の標本化周波数比Rnlに加算することによ

RNL.NEW = RNL + A RNL = RNL + (RNL - RNL-1) = 2 RNL - RNL-1

スを生成している。また、コントローラ25は、加昇回 路46及びフリップフロップ回路47を用いて、補間処 **母回路14へのオーバーサンプリング用の係数読み出し** 耳標本化用 パッファメモリ 13のデータ 腕み出しアドレ 6及びフリップフロップ回路47を用いて累積加算し、 長周期 t Lでの新たな標本化周波数比 R n L. NEW又は短周 期も8での新たな標本化周波数比 Rns.NEWを加算回路4 アドレスと、喧線補間用の廩線補間係数を生成してい 【0067】ここで、フリップフロップ回路47は、D もちろん、出力信号の標本化周波数が4又は2F80であ た、入力塩子49からはイニシャライズ個号が供給され フリップフロップ回路であることが好ましく、入力塩子 48からは、この知3段施例の出力信号の標本化回波数 8 Fsoに合わせて8 Fsoのクロックが供給されている。 る場合には、4又は2Fsoのクロックが供給される。

図3及び図5を参照しながら説明した上述の第2英語例 [0068] 補間処理回路14の概略構成及び動作は、 のそれと同様であるので、ここでは説明を省略する。

Fsoの周期のN倍の周期t (=N·Tso)を、短い時間 **周期tsと長い時間周期tlで計数することによって分解** 時間周期もしで、それぞれ検出し、短い時間周期も8及び 去の検出値 Rns-1及び RnL-1に 基づいて、短い時間同期 s.NEW及びRnl.NEWを検出し、懴短周期tsでの新たな標 波数比 R n.L. NEWが所定の精度内で一致した場合には、長 数変換装置は、入力標本化周波数Fsiの整数倍の入力マ 【0069】したがった、この祭3安協例の標本化局波 能を向上した傷本化周波数比を短い時間周期も8と長い ts及び長い時間周期もLでの新たな標本化周波数比Rn の場合には、短周期も5での新たな標本化周波数比 RnL. 限い時間周期 tlでの現在の検出位 Rns及びRnLと、過 周期もLでの新たな標本化周波数比 RnL. NEWを、不一致 スタークロックMCKi (=M・Fsi) で標本化周波数 本化周波数比 Rns.NEWと長周期もLでの新たな標本化周 NEWを累積加算して、標本化データ読み出しアドレス、

この比較回路44はその情報に応じた選択制御信号を選 内で一致するか又は不一致であるか判別する。この比較 回路44で新たな標本化周波数比Rns.NEWと新たな標本 [0062] 比較回路44は新たな標本化周波数比Rn 化周波数比 R n.L. NEWとが一致又は不一致と判別すると、 s.NEWと新たな標本化周波数比 R.NL.NEWとが所定の精度 択回路45に供給する。

れた選択制御信号に応じてラッチ41又はラッチ43か ら、新たな標本化周波数比 Rns.NEWまたは新たな標本化 【0063】選択回路45は、比較回路44から供給さ 周波数比 Rnf.NEWを切り換え選択して出力する。

る。一方、この比較回路44は、新たな標本化周波数比 【0064】 お核回路44でのお枝は、アット数の多い 値である新たな標本化周波数比 RnL.NEWと、ピット数の 少ない値である新たな標本化周波数比 Rns.NEWとを比較 するが、その比較の際には、例えば、標本化周波数比R nr.NEMの最上位アットかの形分のアット ( 標本代回波数 比 Rns.NEWの全ピット数に応じた)までと、標本化周波 数比 Rns.NEWの全ピットを比較することによる。このよ うにすれば、所定の範囲内において、その一致と不一致 とを判別することができる。この比較回路44は、新た 選択回路45に長周期tsでの新たな標本化周波数比Rn RnL.NEWと新たな標本化周波数比 Rns.NEWとが所定の精 度内で不一致である判別すると、選択回路45に短周期 な標本化周波数比 RnL. NEWと新たな標本化周波数比 Rn L.NEWを選択して出力せよという選択制御信号を供給す もLでの新たな標本化周波数比 Rns. NEWを選択して出力 s.NEWとが所定の精度内で一致していると判別すると、 せよという選択制御信号を供給する。

な標本化周波数比Rns.NEWをコントローラ25の加算器 【0065】選択回路45は、比較回路44から供給さ れる上記2つの選択制御信号によって、長周期もしでの 新たな標本化周波数比RnL.NEW又は短周期もSでの新た

すように、標本化周波数比計瀬回路24から供給される 【0066】コントローラ25は、図6にその構成を示

ROM係数退択制御信号、直線補間係数等の制御信号を

9

生じさせず、再標本化用バッファメモリ13の容量を増 できる。また、出力信号となる標本化周波数Fsoの出力 **ーディオデータ信号の劣化防止、自由な標本化周波数変** 13、補間処理回路14を制御するので、再標本化用バ 大させることなく、安定な標本化変換処理を行うことが 化周波数比に応じて再標本化データ読み出しアドレス等 の制御信号の応答を高速とするか或は高精度とするかを 適応的に切り換え、異なる標本化周波数比による再生オ ッファメモリ13にオーバーフローやアンダーフローを 盾号Dsoにエリアシングを起こさせない。さらに、標本 作成し、該制御價号によって再標本化用バッファメモリ 換によるミキシングの実現を図ることができる。

[0070] なお、本発明に係る再標本化周波数変換装 [0071]また、本発明に係る再標本化周波数変換装 ることも可能である。この図9に示すような標本化周波 説明する。なお、この他の実施例は、標本化周波数比検 **置は、標本化周波数比検出回路を図9のような構成とす** 数比検出回路を設けた実施例を他の実施例として以下に 出回路のみを上記第3 実施例の標本化周波敷変換装置と 置は、再標本化周波数比計測回路を3個以上設けて髙精 度と髙速応答に細かく対応することも可能である。

異ならせた構成としているので、他の構成についての説

[0072] この他の実施例は、標本化周波数比検出回 路を構成するにあたり、上述した第3実施例のように短 の再標本化時刻アドレス生成のための加算回路44を時 分割で共用して累積加算を施して、適応的に新たな標本 周期カウンタと長周期カウンタを独立して設けるのでは なく、短周期カウンタを備えた短周期標本化周波数比検 出回路53の標本化周波数比Rsに対し、コントローラ 化周波数比 Rn.NEWを得るようにしており、長周期カウ ンタを省略することができる。 明はここでは省略する。

化周波数比 Rns. NEWを選択回路 5 8 が選択してコントロ 端子50から供給される基準クロックを分周して分周ク ラッチ回路55及び長周期ラッチ回路56に供給してい 化周波数Fsiをクロック分周器51から供給される分周 回路54と累積加算ラッチ55とを用いて累積加算し長 周期ラッチ56で分周クロックを用いて計数することに **一ラに出力する。ここで、クロック分周器51は、入力** ロックを短周期標本化周波数比検出回路53、累積加算 [0073] すなわち、この他の英施例の標本化周波数 比検出回路は、入力端子52から入力される信号の標本 周波数比 R ns. NEWと、該標本化周波数比 R ns. NEWを加算 よって得られた县周期もLでの新たな標本化周波数比Rn 数比Rnl.NEWを、不一致のときには短周期もsでの標本 L.NEWとの一致又は不一致を比較回路57で所定の精度 内で検出し、一致のときには長周期もLでの標本化周波 クロックで計数して求めた短周期もsでの新たな標本化

[0074] したがって、この他の実施例は、長周期力

いう)は、入力端子72から入力される信号の標本化周

[0080] この図11に示す標本化周波数比検出回路 を設ける他の実施例(以下、図11に示す他の実施例と

して、標本化周波数比に応じて再標本化時間アドレスの 生成の応答を高精度とするか或は高速とするかを適応的 きには高精度な標本化周波数の変換を行い、標本化周波 数の変動がある程度大きいときには高速な標本化周波数 に切り換え、標本化周波数の変動があまりないようなと ウンタを備えた長周期標本化周波数比検出回路を不要と の変換を行っている。

[0075] さらに、本発明に係る標本化周波数変換装 11は、上述した第2英施例の標本化周波数変換装置の標 本化周波数比検出回路24を図10に示すように構成し てもよい。 【0076】この図10に示す標本化周波数比検出回路 いう)も、上記(1)式で示されるように、現在の標本 出値Rn-1を減算して、新たな標本化周波数比Rn.NEWを を設ける他の実施例(以下、図10に示す他の実施例と 化周波数比 Rnの 2 倍の値から一検出周期前の過去の検 來めている。

ットシフト器 6 6 は標本化周波数比 Rnの 2 倍の値 2 Rn を得、Dフリップフロップ64及び反転回路65は標本 **クを分周した分周クロックを標本化周波数比検出回路 6** をDフリップフロップ64及び反転回路65を介して加 式に示されるような演算が行われる。ここで、クロック 分周器61は、入力端子60から供給される基準クロッ は、入力端子62から入力される信号の標本化周波数比 Fsiを標本化周波数比検出回路63が分周クロックで計 数することによって得た基準となる標本化周波数比Rn **群回路67に供給し、散挡群回路67にたビットツフト** 器66を介した標本化周波数比Rnに加算している。ビ 化周波数比 Rnの一検出周期前の値 Rn-1の逆符号の値 -Rn-1を得る。よって、加算回路67では、上記(1) 【0011】すなわち、この図10に示す他の製簡例 3及びロフリップフロップ64に供給している。

は、図2のような誤差の累積することのない値(新たな 生成することができるので、再標本化用バッファメモリ 【0078】したがって、この図10に示す他の寒箱例 は、入力標本化周波数Fsiと出力標本化周波数Fsoから 現在の標本化周波数比Rnを計測し、該現在の検出値Rn **再標本化用バッファメモリ13の容畳を増大させること** 及び過去の検出値 Rn-1に基づいて新たな標本化周波数 原本化周波数比 Rn.NEW)から再標本化時間アドレスを 比Rn.NEWを求めている。このため、コントローラ25 1.3にオーバーフローやアンダーフローを生じさせず、 なく、安定な標本化変換処理を行うことができる。

[0079] またさらに、本発明に係る標本化周波数変 負装徴は、上述した第2実施例の標本化周波数変換装置 の標本化周波数比検出回路24を図11に示すように構

の値Rn-1の逆符号の値-Rn-1を得る。よって、加算回 波数比 Fsiを標本化周波数比検出回路73が分周クロッ クで計数することによって得た基準となる標本化周波数 して加算回路76に供給し、該加算回路76にて標本化 周波数比 Rnに加算している。Dフリップフロップ74 比RnをDフリップフロップ74及び反転回路75を介 及び反転回路75は標本化周波数比 Bnの一検出周期前 路76は現在の標本化周波数比Rnと一検出周期前の標 本化周波数比 Rn-1との整分 Δ Rnを出力する。

フリップフロップ82は、クロック分周器71から供給 される分周クロックを基に上記乗算回路81の出力信号 加算回路80、乗算回路81及びDフリップフロップ8 2よりなる梅邁系回路は、(1−k)m (ΔRn-m)の無 【0081】この遵分△Rnは集算回路76及び加算回 路80に供給される。乗算回路76は整分ムRnに係数 K(K<1)を乗算し、その乗算結果kARnを加算回 に供給され(1-k)と採算される。この乗算回路8. を計数し、m検出周期前の値を出力する。したがって、 るDフリップフロップ82の出力信号を累積加算する。 [0082] 加算回路80の出力信号は、乗算回路8 路78に供給する。加算回路80は整分△Rnic後述す の出力信号はDフリップフロップ82に供給される。

Rn.NEW = Rn + k A Rn + E (1 - k) " (A Rn-m)

[0087] ここで、 ARn=Rn-Rn-1、 k<1であ

2のような誤差の累積することのない位(新たな標本化 ることができるので、再標本化用バッファメモリ13に オーバーフローやアンダーフローを生じさせず、再標本 化用パッファメモリ13の容量を増大させることなく、 周波数比 Rn.NEW)から再標本化時間アドレスを生成す この新たな標本化周波数比 Rn.NEMをコントローラ25 【0088】そして、この図11に示す他の奥施例は、 に出力している。このため、コントローラ25は、図 安定な標本化変換処理を行うことができる。

る標本化周波数変換装置において、上記入力信号を記憶 波数と上記任意の標本化周波数との標本化周波数比を検 化周波数比を検出する標本化周波数比検出手段と、上記 変化し続けても再標本化時刻アドレスの脳翅の累積を発 生させず、よってパッファメモリの容量を増大させるこ 出し、財検出値及び過去の検出値に基づいて新たな標本 て上記記憶手段及び上記補間処理年段を制御する制御手 段とを有するので、一定時間継続的に標本化同波数比が する記憶手段と、上記記憶手段から読み出された信号を 補間処理する補間処理手段と、上記入力信号の標本化周 標本化周波数比検出手段の新たな標本化周波数比に応じ 入力信号の標本化周波数を任意の標本化周波数に変換す 【発明の効果】本発明に係る標本化周波数変換装置は、

限級数を求める回路となる。

の無限級数は、加算回路78で乗算回路77からの乗算 力は加算回路79に供給される。加算回路79は、現在 **枯果k △ Rnに加算される。この加算回路 7 8 の加算出** 【0083】いの都識米回路の(1−K)m (∇Kn-m) の標本化周波数比 Knに加算回路 7 8 の加算出力を加算 して、新たな標本化周波数比 Rn.NEWを出力する。

ての無限級数とを加算し、次の(4)式に示すように新 【0085】したがって、この図11に示す他の段稿例 は、入力標本化周波数Fsiと出力標本化周波数Fsoから 現在の標本化固波数比Rnを計測し、放現在の検出値Rn に、Dフリッップフロップ74及び反転回路75から得 m (ARn-m)のmの1かの無限大忠いの政の統括何とし 【0084】ここで、クロック分回船71は、入力端子 クを標本化周波数比検出回路73、Dフリップフロップ 70から供給される基準クロックを分周した分周クロッ 7 4 及びDフリップフロップ回路82に供給している。 たk O Rnと、加算回路 8 O、乗算回路 8 1 及び D フリ ップフロップ82よりなる都議队回路の出力(1-k) たな標本化周波数比 Rn.NEWを得ている。

[0086]

£ ...

となく、かつ、変化速度及び変化量の制限を不奨とす

【図面の簡単な説明】

【図1】本発明の第1実施例の標本化固波数変換設置の 類略構成を示すプロック図である。

【図2】図1に示した切1段施例の標本化周波数変換数 **堂に投けられた標本化周波数比検出回路の動作を説明す** るための図である。

【図3】本発明の第2 英施例の標本化周波数変換裝置の 戦略権成を示すプロック図わめる。

置の標本化固波数比検出回路とコントローラの概略構成 【図4】図3に示した第2段施例の標本化回波数変換数 を示すプロック図である。

[0089]

【図5】図3に示した第2段施例の標本化周波数変換数 【図6】本発明の第3英施例の標本化同波数変換設置に 用いる様本化固波数比校出回路とコントローケの廐略構 置の補間処理回路の動作を説明するための図である。

波数比検出回路の短周期での動作を説明するための図で 【図7】第3 英施例の標本化周波数変換装置の標本化周 成を示すプロック図である。

波数比検出回路の長周期での動作を説明するための図で [図8] 第3 実施例の標本化周波数変換装置の標本化周

[図9] 本発明の他の突施例の標本化同波数変換装置に

用いる標本化周波数比検出回路の概略構成を示すブロッ

[図10] 本発明に他の実施例の標本化周波数変換装置 に用いる標本化周波数比検出回路の概略構成を示すブロ ック図である。

の標本化周波数比検出回路の概略構成を示すプロック図 【図11】本発明の他の英施例の標本化周波数変換装置

[図12] 図11に示す他の実施例の標本化周波数変換 装置の標本化周波数比検出回路の動作を説明するための 図である。

[図13] 従来の標本化周波数変換装置に用いられる標

[図1]

本化周波数比検出回路の動作を説明するための図であ

[符号の説明]

2 再標本化用バッファメモリ

補間処理回路

標本化周波数比検出回路

コントローク

2 8Fsオーバーサンプリングフィルタ

13 再標本化用パッファメモリ

補間処理回路

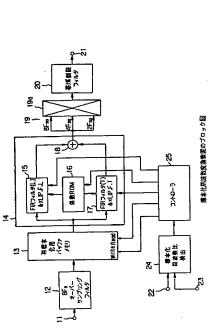
19 再標本化周波数信号出力回路 20 帯域制限フィルタ

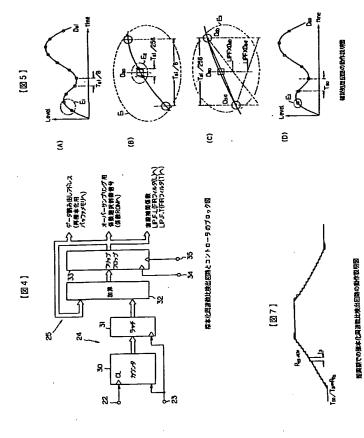
[図2]

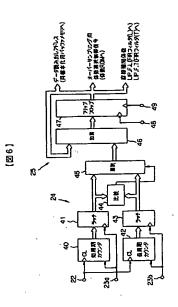
日本化用波数比較出回路の助作説明図

概本化用波製変換装置のプロック図

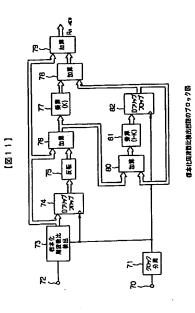
[図3]







作本化用法数比較出回路とコントローラのブロック図

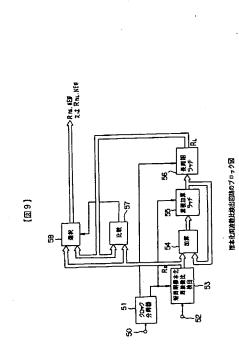


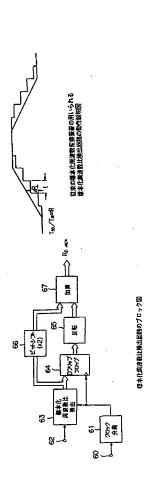
信本化周汝勲比徳出回路の動作説明図

[图12]

[图8]







[🖾 13]

[図10]